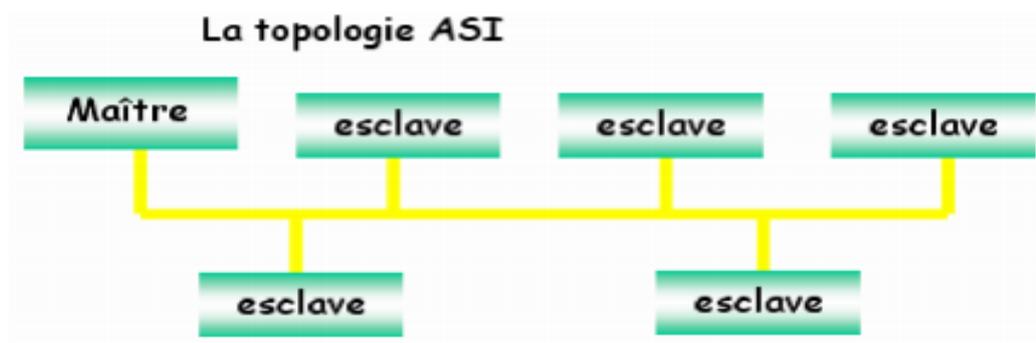


Correction : TD Réseaux informatique et transmission des données numériques
Problème 1

1-Topologie adoptée : en bus



Maitre : ce lui qui gère la communication

Remarque : En 1991, un groupe de 11 sociétés spécialisées dans les capteurs/actionneurs a défini un bus de terrain afin de pouvoir interconnecter facilement les capteurs et les actionneurs, ainsi est né le concept ASI (Actuator Sensor Interface). Depuis 1992 une association ASI, qui compte à ce jour 50 membres, est chargée de coordonner, certifier et standardiser le bus

Ici il s'agit de bus (de terrain) série Asynchrone car :

- ✓ **Pas de plusieurs câbles pour la donnée : Avantage (Economique)**
- ✓ **Asynchrone : Pas d'horloge, la synchronisation se fait par bit démarrage Voir la trame (Enoncé).**
- ✓ **Il permet de connecter jusqu'à 248 capteur (Dernière version)**
- ✓ **Distance peut aller jusqu'à 300 mètres.**

DE plus il est préférable de faire une petite révision sur :

- ✚ **Bus de terrain CAN (Réseau (Bus) CAN (Control Area Network)**
- ✚ **Bus I2C**

2 Voir Remarque.

3 Débit binaire : le débit D est en (bit/seconde) ou Baud

$$T_b = 6\mu s \text{ (micro - seconde) voir Trame Enoncé}$$

$$\text{Ou bien : } T_b = \frac{T_{\text{maitre}}}{\text{Nombre de bit}} = \frac{102}{17} = 6\mu s$$

Par Définition le débit D=1/Tb soit :

$$D = \frac{1}{T_b} \text{ AN } D = 0.1667 * 10^6 = 166.7 \text{ Kbits/s (Kilo - bits /seconde)}$$

(Tb=Temps nécessaire pour la transmission d'Un bit)

4-Le principe de contrôle de parité (contrôle des erreurs) consiste à rajouter un bit de parité (0 ou 1) au mot (donnée) en fonction des 1 de la donnée et de type de parité (Pair ou impair) :Voir Chapitre Transmission des données numérique .

Parité paire : On rajoute un 1 si le nombre de 1 est impair, sinon un 0

Parité impaire : On rajoute un 1 si le nombre de 1 est pair, sinon un 0.

b) exemple sur deux bits : Mot ici X1X0 EN binaire

X1	X0	Parité Pair de bit Bp	Parité Impaire :Bimp
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

Donc : Bp et Bimp sont complémentaires et de plus :

$B_p = X_1 \cdot X_0' + X_1' \cdot X_0 = X_0$ ou Exclusif X1 Ou Xi' est le complément de Xi on généralise on trouve facilement :

$$B_{23p} = B_{19} \oplus B_{20} \oplus B_{21} \oplus B_{22} \text{ et } B_{23i} = \overline{B_{19} \oplus B_{20} \oplus B_{21} \oplus B_{22}}$$

c) Mot A : 11101 (Nombre total des '1' est pair); Mot B : 01100

Le bit en couleur est le bit de parité

7-Non. En effet, si 2 (ou un nombre pair d'erreurs) erreurs sont transmises, il n'y a pas de moyens de la détecter avec ce principe. Seulement une erreur est détectée :

Exemple : mot émis +bit de parité (pair)

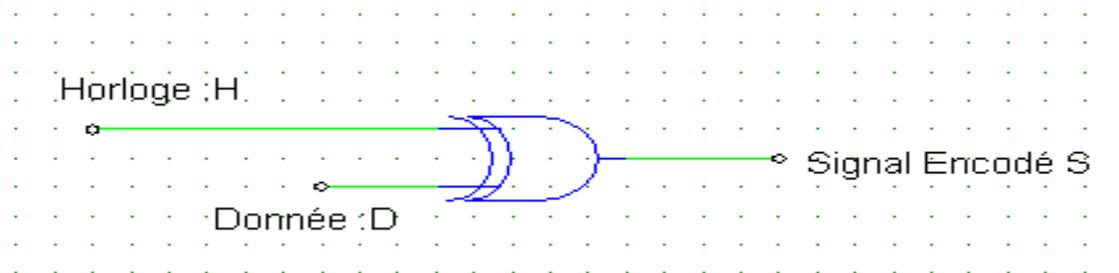
✚ 1101 1 à la réception on reçoit : 1100 1 : Détection d'erreur l'esclave demande au Maître de retransmettre la donnée

✚ 1101 1 à la réception on reçoit : 1000 1 pas de détection d'erreur

8- Non, la seule méthode est de les retransmettre.

9- Si :H=D=1 on a S=0 , si D=0 et H=1 on a S=1 ,Si D=1 et H=0 :S=1

Donc : $S = H \oplus D$



10) Avec bit de parité MOT A : 1110 1 (B19 B20 B21 B22 B23p)

Il suffit de comprendre l'exemple donné à l'énoncé

11

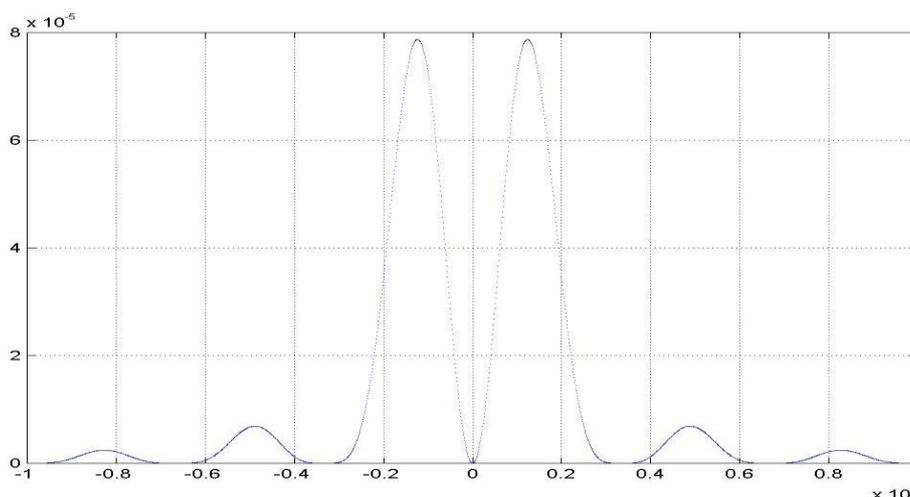
$$S(f) = V^2 \cdot T_b \cdot \frac{\sin^2(\pi \frac{T_b}{2} f)}{(\pi \frac{T_b}{2} f)^2} \cdot \sin^2(\pi \frac{T_b}{2} f)$$

$$S(f) = V^2 \cdot T_b \cdot \text{sinc}^2(\pi \frac{T_b}{2} f) \cdot \sin^2(\pi \frac{T_b}{2} f)$$

avec $\text{sinc}(x) = \frac{\sin(x)}{x}$: sinus cardinal

$$S(f) = 0 \Rightarrow \frac{\pi}{2} \cdot T_b \cdot f = k \cdot \pi \quad k \in [0; +\infty[$$

$$\Rightarrow \boxed{f = \frac{2k}{T_b}} \Rightarrow f = \left\{ 0; \frac{2}{T_b}; \frac{4}{T_b}; \frac{6}{T_b}; \frac{8}{T_b} \dots \frac{2k}{T_b} \right\}$$

12-**Composante continue (f=0) nulle : Avantage**

13- La transmission peut être réalisée en bande de base, car la bande passante du support comprend le premier lobe de la densité spectrale du signal et de plus il n'y a pas de composante continue à transmettre.

14-et 15 :

- ✓ **Comme le signal à émettre ne contient pas de composante continue, il est tout a fait possible d'utiliser le même support physique.**

- ✓ La bande passante de la liaison physique est supérieure à celle nécessaire définie par le premier lobe ($600\text{kHz} > 166.66\text{kHz}$). Par conséquent, le support physique est utilisable.

Problème 2 :

I- Étude générale :

1- Le mode de transmission est série. Le type de transmission est asynchrone car un champ est réservé pour la synchronisation. Le sens des échanges est half duplex, car seul un émetteur peut émettre à la fois.

2- temps pour transmettre un bit T_b : $T_b = \frac{1}{D}$ avec $D = \frac{100\text{Mbits}}{s}$

Donnée Minimale : 46 octets et Donnée maxille 1500 octets

Débit utile minimal : $\frac{46}{64+8} * D = 63.89 \left(\frac{\text{Mbits}}{s}\right)$

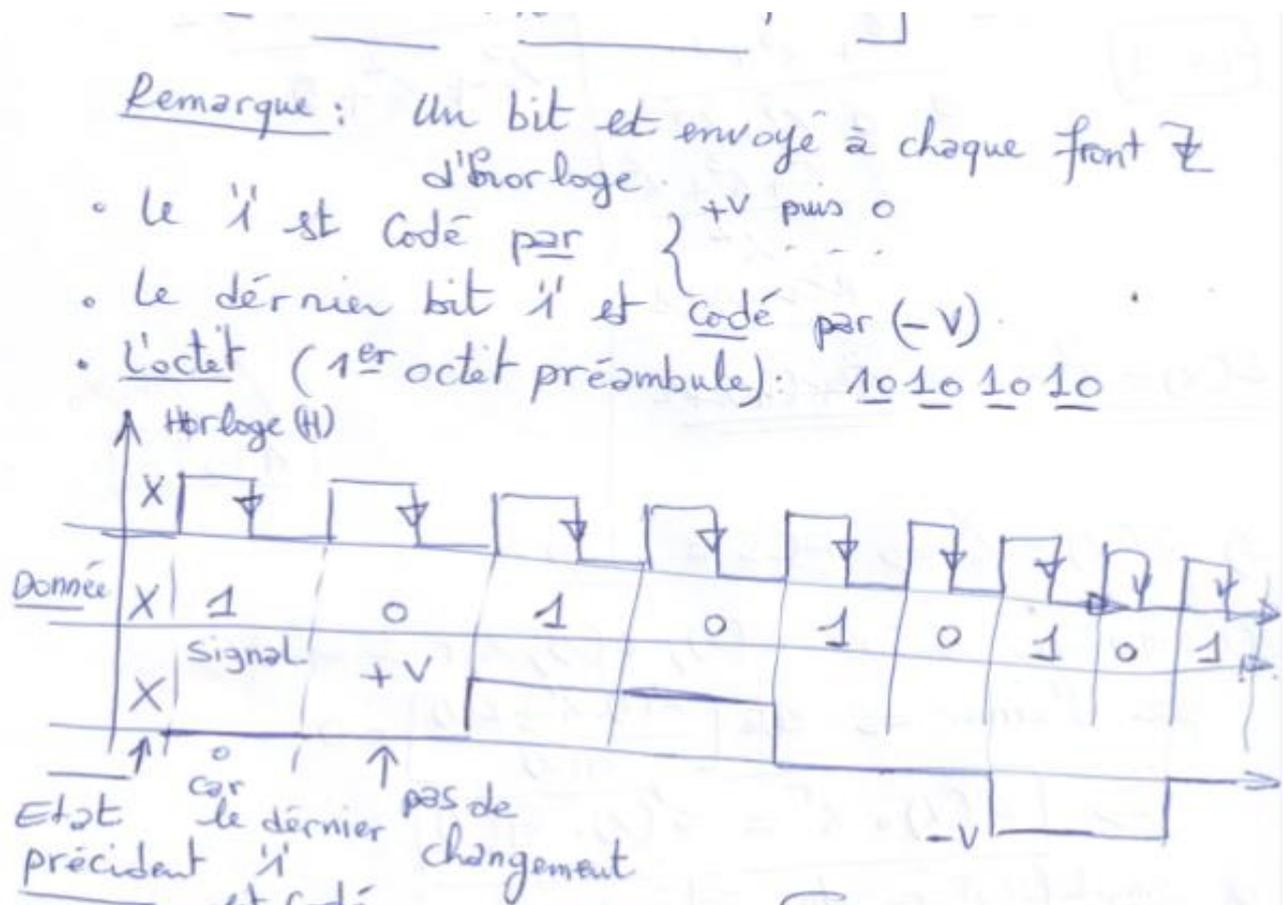
Débit utile maximal : $\frac{1500}{1526} * D = 98.3 \left(\frac{\text{Mbits}}{s}\right)$

3-

✚ Pour Transmettre 0 octets il faut 72 octets soit
Nombre des bits = $8 * 72$ donc $t_1 = 8 * 72 * T_b = 5.76\mu\text{s}$

✚ Pour Transmettre 1500 octets il faut 1526 octets soit $t_2 = 122.08\mu\text{s}$

4-



5- le mot A est :101001 d'après le principe donné en énoncé Problème 2 :

Le polynôme A(x) sera : $A(x) = X^5 + X^3 + 1$

6-

Handwritten work for finding the remainder R(x) of the division of A(x) by G(x):

$$A(x) \cdot X^r = ? \quad G(x) = X^3 + X + 1 \Rightarrow X^r = X^3$$

$$A(x) \cdot X^r = X^8 + X^6 + X^3$$

$$\begin{array}{r} X^8 + X^6 + X^3 \\ - (X^8 + X^6 + X^5) \\ \hline 0 \quad 0 \quad X^5 + X^3 \\ - (X^5 + X^3 + X^2) \\ \hline 0 \quad 0 \quad 0 \quad X^2 \\ - (X^3 + X + 1) \\ \hline 0 \quad 0 \quad 0 \quad 0 \quad X^2 + X + 1 \end{array}$$

Result: $R(x) = X^2$

Division of G(x) by X^3:

$$\begin{array}{r} G(x) = X^3 + X + 1 \\ X^5 + X^2 + 0 \end{array}$$

Remainder bits: $X_2 \quad X_1 \quad X_0$

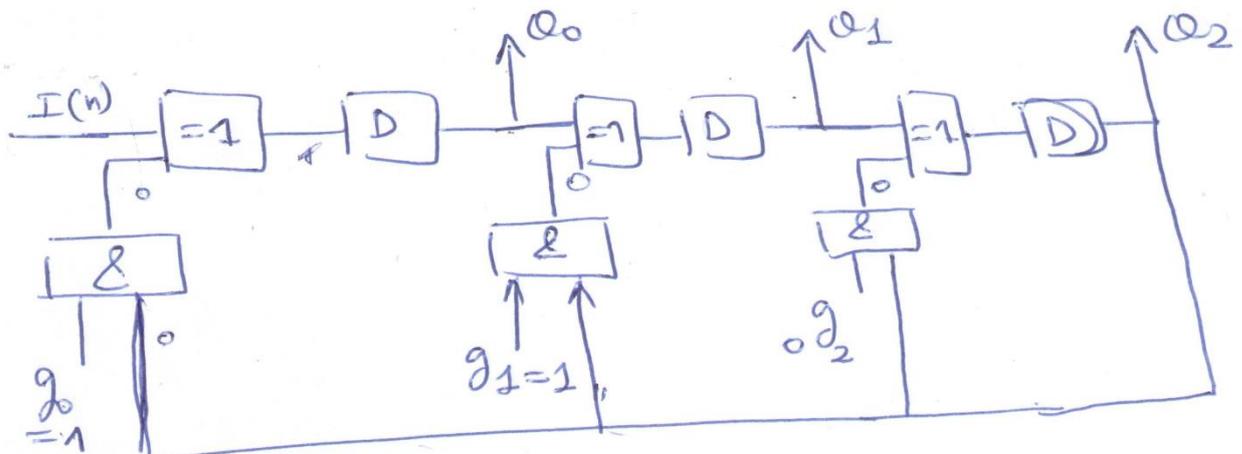
1	0	0
---	---	---

7- le reste est : $R(x) = X^2$ soit FCS=100

8- $A'(X)$, $R'(X)$, X , r et $G(X)$ lorsqu'il n'y a pas d'erreur de transmission ?

$$\text{Reste} \left[\frac{A'(X) \cdot X^r \pm R'(X)}{G(X)} \right] = 0 \quad \text{ou} \quad \frac{A'(X) \cdot X^r}{G(X)} = R'(X)$$

9- dans ce cas $r=3$ soit les sorties Q_0 , Q_1 et Q_2 VOIR FIG SUIVANTE :

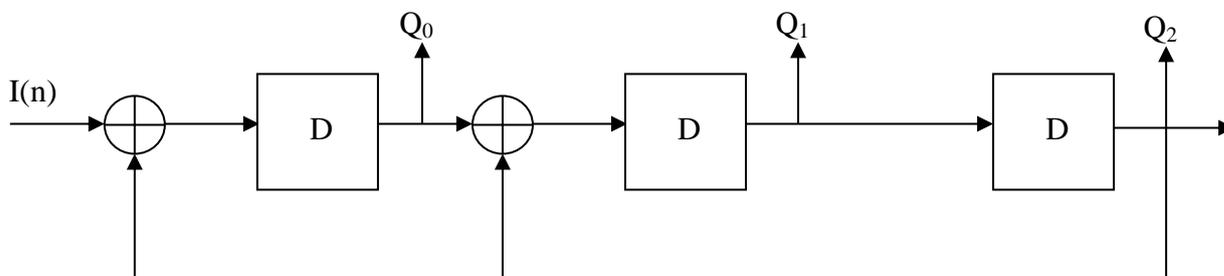


D'après le principe : $G(x) = X^3 + X + 1 = X^3 + g_2 * X^2 + g_1 * X + g_0 * X^0$ avec $g_2=0$, $g_1=g_0=1$

Or : pour une porte logique AND (ET) à deux entrées Y et Z et sortie S:

Si $Y=1$ on peut tirer que $S=Z$, et Si $Y=0$ $S=0$ quel que soit la valeur de l'entrée Z

De plus la bascule D envoie à sa sortie (à chaque front montant) la valeur de son entrée, On peut tirer facilement que la sortie Q_i (i de 0 à 2) est égale à chaque front montant l'entrée cette dernière est un ou exclusif :



10- d'après la question précédente on tire que :

$$Q_0(n) = I(x) \oplus Q_2(n-1)$$

$$Q_1(n) = Q_0(n-1) \oplus Q_2(n-1) \quad \text{Et} \quad Q_2(n) = Q_1(n-1)$$

Ou : n indique l'état actuel est (n-1) état précédent :

11-

Document réponse DR3

I(n)	Q ₀	Q ₁	Q ₂
X	0	0	0
1	1	0	0
0	0	1	0
1	1	0	1
0	1	0	0
0	0	1	0
1	1	0	1
0	1	0	0
0	0	1	0
0	0	0	1

12) cette structure répond bien au problème posé.

Essayer de faire un petit rappel sur les portes logiques et les bascules