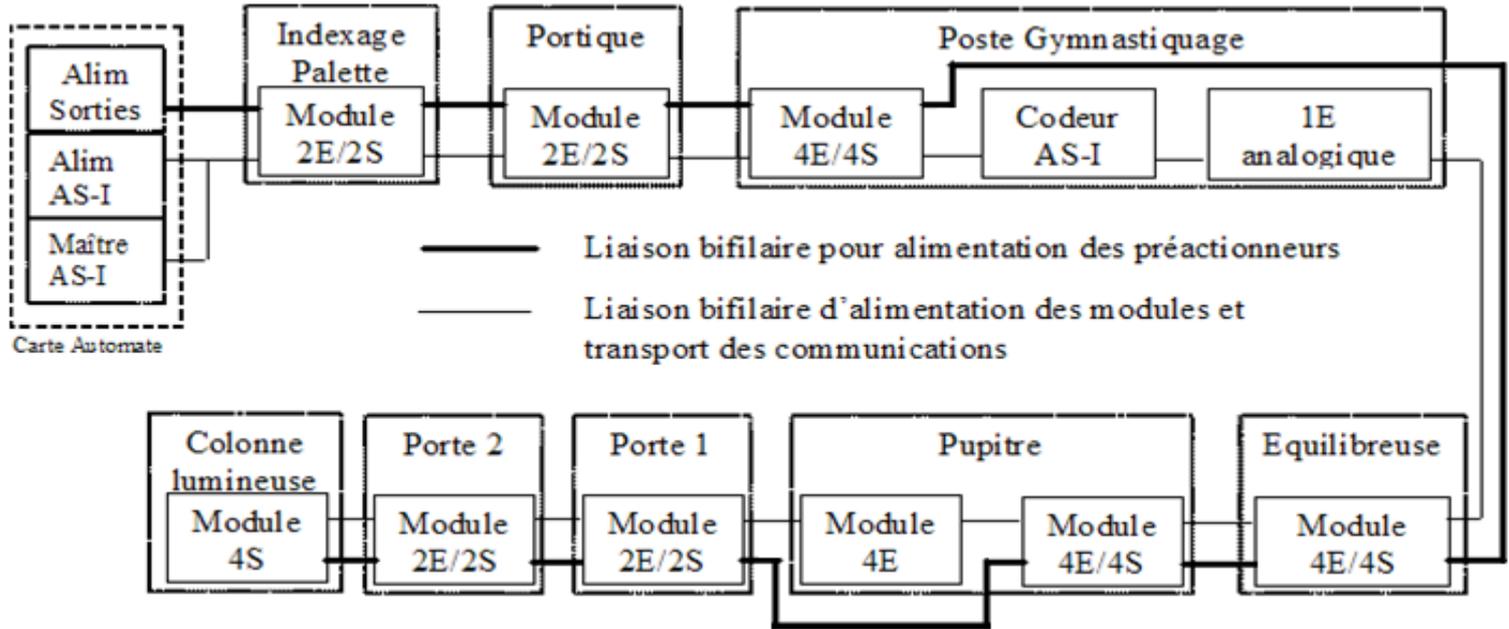


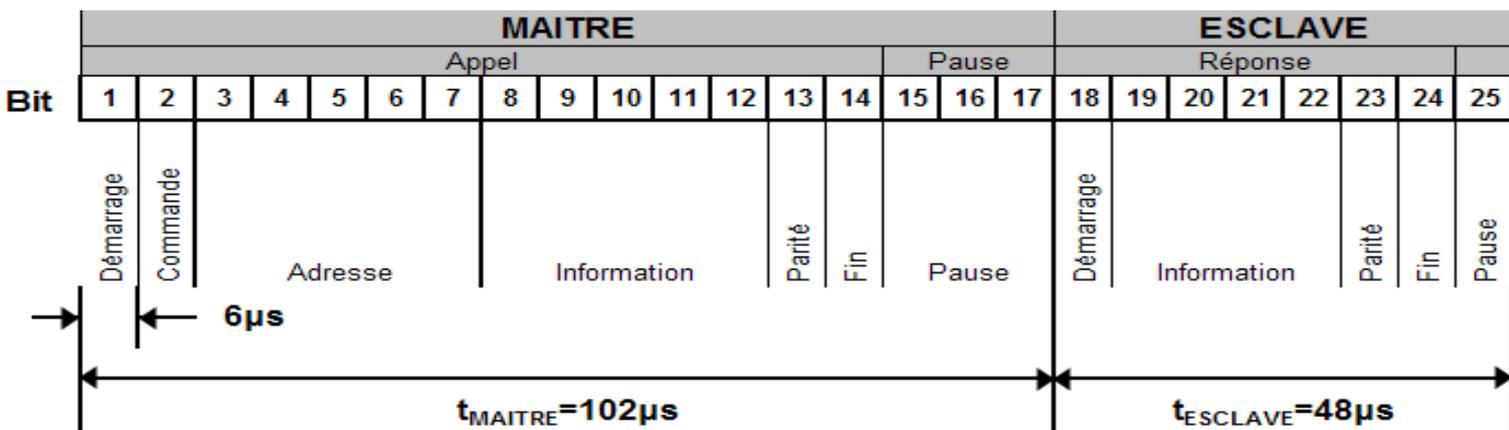
Exercice I : EXTRAIT DU CCS 2007 : On étudie dans ce problème le réseau AS-I (Actuators Sensors Interface) gérant un îlot de production des systèmes d’embrayage de l’entreprise VALEO. Sur l’îlot de production, les capteurs TOR (Tout Ou Rien) ou analogique, et les préactionneurs sont reliés sur le RLI (réseau local industriel) qui parcourt l’ensemble de l’installation pilotée par la carte maître AS-I.



La tension d’alimentation AS –I est de 30V DC ; nE/kS signifie n entrées et k sorties.

1. Quelle est la topologie adoptée pour ce réseau local industriel ; préciser s’il s’agit d’une liaison série ou parallèle en justifiant votre réponse.
2. Quel est l’intérêt d’utiliser ce type de topologie par rapport à une installation plus classique (raccordement des entrées et sorties sur des cartes d’entrées/sorties sur l’automate) ?

Étude de la trame de communication : Le contenu de la trame de communication est donné ci-dessous. La transmission est synchronisée sur un signal d’horloge (Un bit est envoyé à chaque front montant du signal d’horloge).



Le champ « Adresse » correspond à l’adresse de l’élément destinataire du message (adresse des modules esclave). Le champ « Information » du maître définit la nature de la « question posée » à l’esclave. Le champ « Parité » permet la gestion des erreurs de communication. Le champ « Information » de l’esclave contient la réponse à la « question posée » par le maître.

Pour la suite, les bits de la trame de communication seront numérotés Bi où i est le numéro du bit dans la trame.

3. Déterminer le débit binaire D exprimé en bps, caractérisant le réseau local industriel AS-I.

La méthode utilisée pour la gestion des erreurs de communication sur le réseau AS-I est un contrôle de parité du champ «Information».

4. Rappeler la définition de contrôle de parité dans le vocabulaire des transmissions de données.

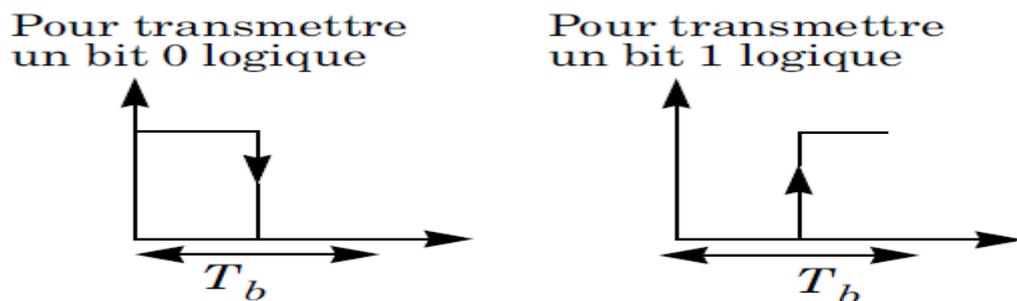
5. Proposer les fonctions logiques permettant de déterminer les bits de parité B_{23P} et B_{23I} respectivement pour une parité paire et impaire, en fonction des bits des mots à transmettre B_i avec $i \in \{19; 22\}$.

6. Préciser la valeur du bit de parité à adjoindre dans le cas d'un contrôle de parité paire, pour les 2 mots suivants : $A=1110$; $B=0110$.

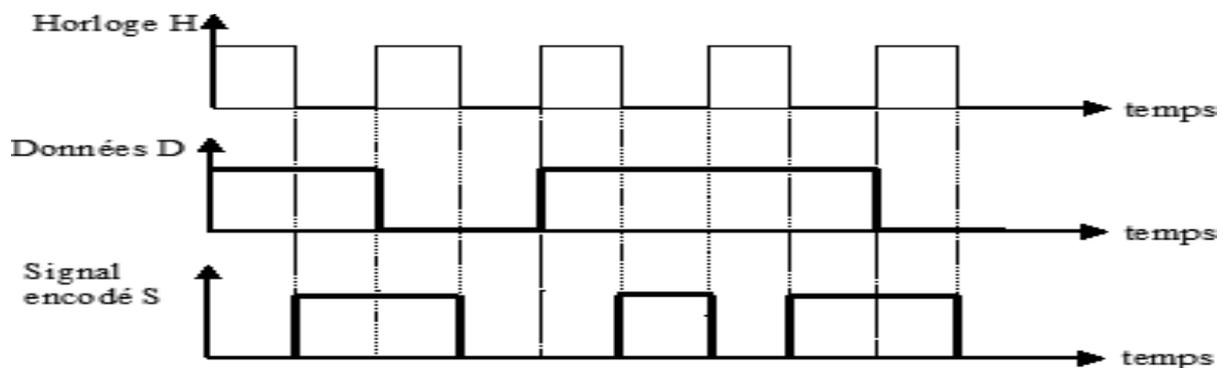
7. Cette technique permet-elle de détecter toutes les erreurs de transmission ? Argumenter.

8. Cette technique permet-elle de « corriger » les erreurs de transmission ? Comment gérer les erreurs détectées dans ce cas ?

On utilise, pour la transmission, le code de Manchester : un bit est transmis non pas par un niveau de tension mais par une transition en milieu de bit. Ainsi un bit 0 logique sera codé par une transition du niveau haut au niveau bas et un bit 1 logique par une transition du niveau bas au niveau haut comme l'illustrent les chronogrammes ci-dessous :



Ainsi un bit logique sera codé par une transition du niveau haut au niveau bas et un bit logique par une transition du niveau bas au niveau haut comme l'illustrent les chronogrammes suivants :



9. Déterminer la fonction logique qui relie le signal en code de Manchester noté S à l'horloge notée H et au signal à transmettre noté D .

10. Tracer, pour les mots A et B déjà définis, le signal encodé avec le code de Manchester ; faire apparaître le signal d'horloge

Étude du support physique de transmission : On se propose de déterminer la bande passante nécessaire du support de transmission pour permettre la communication entre le maître et les différents esclaves. Le codage réellement utilisé diffère légèrement du code de Manchester et s'appelle code de Manchester bipolaire. Ce code conserve la transition en milieu de bit à transmettre, mais le niveau bas est codé par une tension de $-V$ et le niveau haut par une tension de $+V$. Le signal codé peut être décomposé, en une somme de signaux sinusoïdaux de fréquences différentes, variant de zéro à l'infini. Chacun de ces signaux sinusoïdaux porte une partie de la puissance totale du signal transmis. Ainsi l'ensemble des signaux sinusoïdaux, dont la fréquence appartient à une plage de largeur df autour d'une fréquence f donnée, véhicule une part dP de la puissance totale P transmise par le signal codé, donnée par : $dP=S(f)df$ où $S(f)$ est appelée, densité spectrale de puissance. On aura ainsi :

$$P = \int_0^{\infty} S(f).df$$

Un calcul préliminaire a permis de déterminer l'expression de la densité spectrale de puissance du signal codé en code de Manchester bipolaire :

$$S(f) = V^2 \cdot T_b \cdot \frac{\sin^4\left(\pi \cdot \frac{T_b}{2} \cdot f\right)}{\left(\pi \cdot \frac{T_b}{2} \cdot f\right)^2}$$

11. Déterminer l'ensemble des valeurs de f pour lesquelles la densité spectrale de puissance $S(f)$ s'annule.

12. Tracer l'allure de la courbe en plaçant les points remarquables.

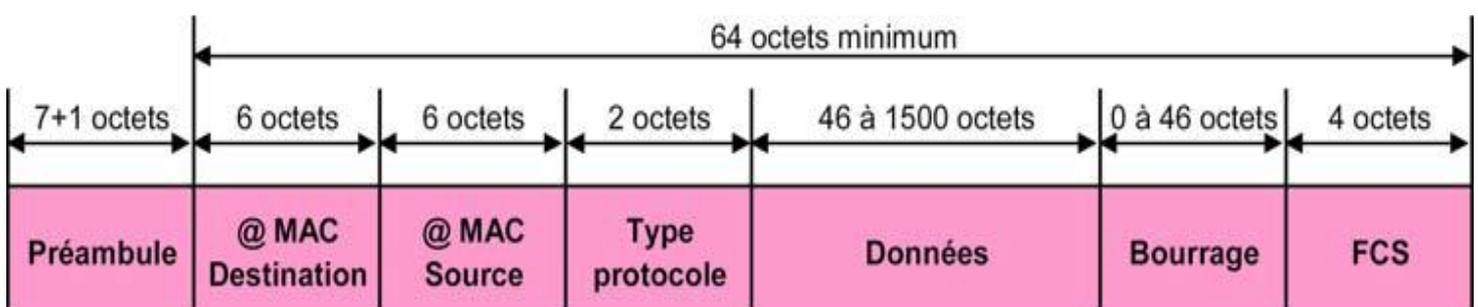
En général, on exige que la bande passante BP du support physique soit capable de transmettre 90% de la puissance du signal. Dans ce sujet, nous supposons que si la bande passante BP contient le premier lobe de la densité spectrale de puissance, les conditions d'une transmission correcte sont remplies. Le support physique de la liaison est un câble composé de 2 fils non torsadés ni blindés ayant pour bande passante de 0 à 600kHz.

13. La transmission peut-elle être réalisée en bande de base ? Justifier.

14. Justifier le fait que l'on utilise le même support physique pour véhiculer l'alimentation AS-I et les communications entre maître et esclaves.

15. Conclure sur la validité du choix de ce support.

EXERCICE II : EXTRAIT DU CCS 2009 : Le réseau industriel utilisé pour la supervision de la ligne de production des culasses de moteurs dans l'entreprise MONTUPET est Ethernet 100 Mbit/1 . Celui-ci relie notamment les différents automates, variateurs et l'ordinateur superviseur. Les données véhiculées sur le réseau sont notamment, les quantités de culasses traitées, les températures des postes de fonderie et du tunnel de refroidissement, l'état des différents capteurs, pré actionneurs et variateurs de vitesse. Ces grandeurs sont transmises sur le réseau industriel en trame. Une trame Ethernet 100 Mbit/s est composée de différents champs.



Le champ Préambule est composé de 8 octets. Parmi ces 8 octets, 7 octets sont identiques et valent tous en binaire 10101010 ; le 8ème octet appelé SFD (Starting Frame Delimiter) permet la synchronisation entre l'émetteur et le récepteur et vaut 10101011.

Les champs @ MAC Destination et @ MAC Source sont les adresses MAC des cartes réseaux des systèmes récepteur et émetteur ; Leurs longueurs sont de 6 octets.

Le champ Type protocole permet de définir le type de protocole utilisé pour les échanges ; sa longueur est 2 octets. Le champ Données comporte les bits informatifs à transmettre ; sa longueur varie de 0 à 1500 octets.

Le champ Bourrage n'est utilisé que lorsque la longueur du champ de données est inférieure à 46 octets ; il a la longueur minimale qui permet de donner à l'ensemble Données + Bourrage une longueur de 46 octets au moins ; sa longueur varie donc de 0 octet (si au moins 46 octets dans le champ Données) à 46 octets (si 0 octet dans le champ Données).

Le champ FCS (Frame Check Sequence) de longueur 4 octets, est ajouté à l'émission pour contrôler la bonne transmission des informations ; le calcul de ce champ est basé sur un CRC (Code à Redondance Cyclique).

On précise qu'un bit est envoyé sur le support de transmission à chaque front montant de l'horloge. Un seul émetteur peut émettre à la fois.

Étude du protocole Ethernet

I- Étude générale

1. Déterminer le mode de transmission (série ou parallèle), le type de transmission (synchrone ou asynchrone), et le sens des échanges (simplex, half duplex ou full duplex). Justifier les réponses.
2. Calculer les valeurs des débits utiles minimaux et maximaux.
3. Calculer les temps nécessaires pour transmettre **une trame contenant 0 octet de données**, et une **trame contenant 1500 octets** de données.

Le signal présent sur le support physique (médium) est codé selon la technique MLT-3. Cette modulation consiste à changer le niveau de tension dans l'ordre suivant $+V, 0, -V, 0, +V, 0, \dots$ lorsque l'on désire transférer un «1». Aucun changement de niveau de tension n'est réalisé lorsque l'on désire transmettre un «0» logique. On rappelle qu'un bit est envoyé à chaque front montant de l'horloge.

4. Tracer le chronogramme de la tension présente sur le support de transmission si l'on désire transmettre le premier octet du préambule. y placer en concordance des temps le signal d'horloge. On suppose que le dernier bit à 1 transmis avant ce préambule a été codé par un niveau de tension égale à $-V$.

II-Étude du champ de contrôle :

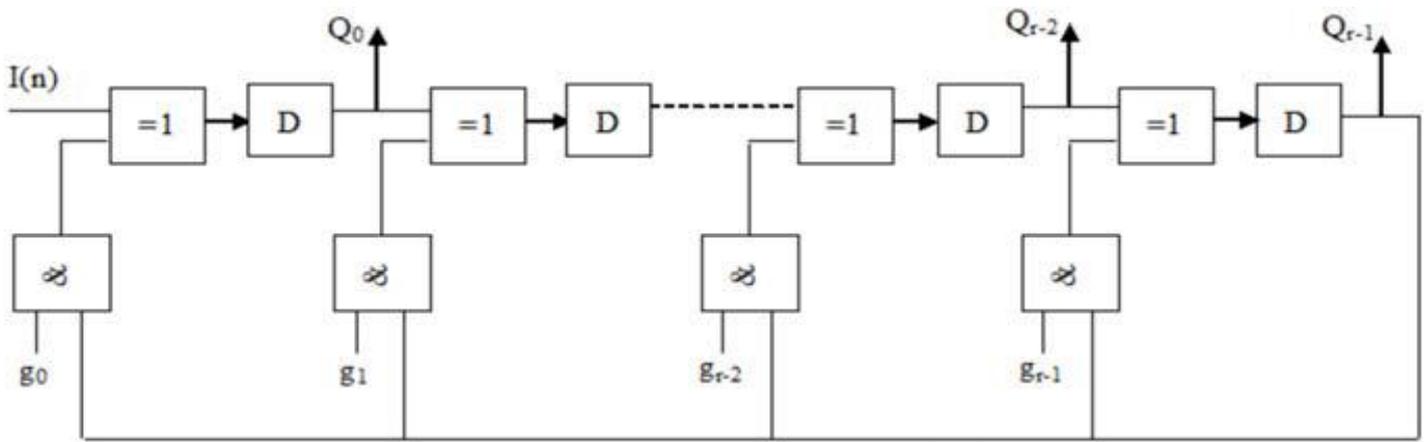
Objectifs : étudier le principe de calcul du champ de contrôle par la méthode de la division polynomiale, et étudier une réalisation pratique permettant d'obtenir les bits du champ FCS.

Le contrôle des communications Ethernet est réalisé car il apparaît dans la trame un champ noté FCS (Frame Check Sequence). Ce champ est de longueur 4 octets, soit 32 bits, il est calculé en fonction des champs d'adresse MAC Source, d'adresse MAC Destination, du champ de type de protocole et du champ de donnée. Il permet au récepteur d'une trame de vérifier l'intégrité de celle-ci en contrôlant la valeur binaire du champ reçu. On notera n-total le nombre de bit des champs cités ci-dessus.

On note $A'(X)$ $R'(X)$ le polynôme reçu par le récepteur et le polynôme correspondant au champ reçu. Ces polynômes peuvent être différents de $A(X)$ et $R(X)$ si une erreur de transmission est apparue.

7- Quelle relation lie $A'(X)$, $R'(X)$, X , r et $G(X)$ lorsqu'il n'y a pas d'erreur de transmission ?

Une méthode permettant le calcul des bits du champ FCS est d'utiliser des bascules D synchrones (formant un registre à décalage à droite) sur front montant d'un signal d'horloge et des fonctions logiques combinatoires du type OU EXCLUSIF. Seules les sorties Q des bascules D sont utilisées. La structure générale permettant de calculer le reste de la division polynomiale pour un polynôme générateur de la forme $G(X) = X^r + g_{r-1} \cdot X^{r-1} + \dots + g_2 \cdot X^2 + g_1 \cdot X + g_0$, est donnée ci-dessous. (*Attention* $X^r = X^r$)



Sur l'entrée $I(n)$ arrivent les bits des informations à transmettre (A) dans l'ordre du bit de poids fort vers le bit de poids faible. Le champ FCS est l'état du registre à décalage lorsque tous les bits de (A) sont entrés dans la structure ci-dessus suivi de (r) zéros.

8. Adapter et simplifier au maximum la structure générale à base de bascules D et de fonctions OU EXCLUSIF proposée ci-dessus si le polynôme générateur est $G(X) = X^3 + X + 1$

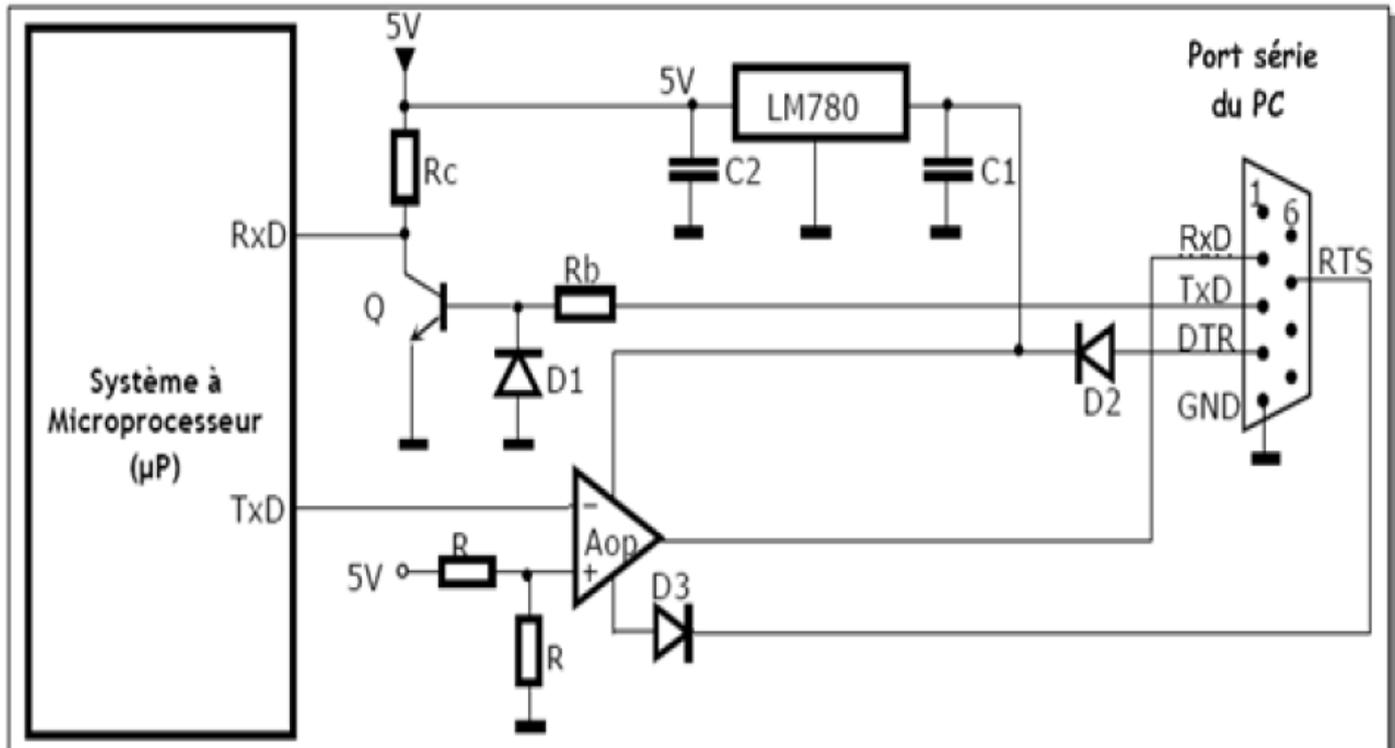
9 -Déterminer la fonction logique liant $Q_0(n)$ à $I(n)$ et $Q_2(n-1)$ où $Q_0(n)$ représente l'état de la sortie Q_0 au nème front montant de l'horloge, et $Q_2(n-1)$ l'état de la sortie Q_2 au front montant précédent le nème coup d'horloge.

10- Même question pour les fonctions logiques liants $Q_1(n)$ à $Q_0(n-1)$ et $Q_2(n-1)$ d'une part, et $Q_2(n)$ à $Q_1(n-1)$ d'autre part.

12. Compléter le tableau suivant :

$I(n)$	Q_0	Q_1	Q_2
X	0	0	0

11- Valider le choix de la structure en comparant le reste fourni par la structure à base de bascules D et de fonctions OU EXCLUSIF, et celui fourni par le calcul de la division polynomiale.

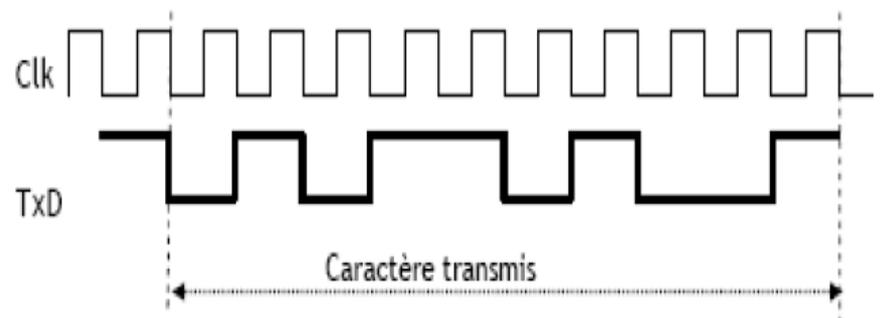
EXERCICE III : CONVERTISSEUR TTL/RS232 :

La communication entre un système à microprocesseur et un ordinateur peut se faire à l'aide d'une liaison série asynchrone en utilisant du côté système à μP , l'interface série compatible TTL et du côté PC, le port série COM1 ou COM2 de norme RS 232 caractérisée par : +12 V pour le niveau bas ; -12 V pour le niveau haut.

Les signaux RTS et DTR non utilisés sont maintenus à -12V et +12V pour servir d'alimentation.

1. Décrire brièvement le schéma de ce convertisseur
2. Préciser les valeurs de la tension RxD côté μP correspondant aux niveaux haut et bas de TxD côté PC.
3. Quel est le rôle de la diode D1 ?
4. Préciser les valeurs de la tension RxD côté PC correspondant aux niveaux haut et de TxD côté μP .
5. Quel est le rôle des diodes D2 et D3 ?

L'allure du signal de la ligne TxD côté μP , lors de la transmission d'un caractère de 8 bit (D0 à D7), est donnée par le chronogramme suivant :



6. À chaque période d'horloge, correspond un bit. Donner le nom de chaque bit.
7. Tracer l'allure de la ligne RxD côté PC correspondant.